

DIALOG(R)File 345:Inpadoc/Fam.& Legal Stat

(c) 2003 EPO. All rts. reserv.

10958960

Basic Patent (No,Kind,Date): JP 5005897 A2 19930114 <No. of Patents: 009>

METHOD FOR CHECKING ACTIVE MATRIX SUBSTRATE (English)

Patent Assignee: SHARP KK

Author (Inventor): YAMASHITA TOSHIHIRO; MATSUSHIMA YASUHIRO;
SHIMADA NAOYUKI; TAKATO YUTAKA

IPC: *G02F-001/1343; G02F-001/133; G02F-001/136

JAPIO Reference No: 170265P000129

Language of Document: Japanese

Patent Family:

Patent No	Kind	Date	Applic No	Kind	Date	
DE 69221684	C0	19970925	DE 69221684	A	19920626	
DE 69221684	T2	19980319	DE 69221684	A	19920626	
EP 525980	A2	19930203	EP 92305902	A	19920626	
EP 525980	A3	19950906	EP 92305902	A	19920626	
EP 525980	B1	19970820	EP 92305902	A	19920626	
JP 5005897	A2	19930114	JP 91159163	A	19910628	(BASIC)
JP 2792634	B2	19980903	JP 91159163	A	19910628	
KR 9514433	B1	19951127	KR 9211342	A	19920627	
US 5506516	A	19960409	US 300540	A	19940906	

Priority Data (No,Kind,Date):

JP 91159163 A 19910628

US 300540 A 19940906

US 903670 B1 19920624

DIALOG(R)File 347:JAPIO

(c) 2003 JPO & JAPIO. All rts. reserv.

04014197 **Image available**

METHOD FOR CHECKING ACTIVE MATRIX SUBSTRATE

PUB. NO.: **05-005897** [JP 5005897 A]

PUBLISHED: January 14, 1993 (19930114)

INVENTOR(s): YAMASHITA TOSHIHIRO

 MATSUSHIMA YASUHIRO

 SHIMADA NAOYUKI

 TAKATO YUTAKA

APPLICANT(s): SHARP CORP [000504] (A Japanese Company or Corporation), JP
(Japan)

APPL. NO.: 03-159163 [JP 91159163]

FILED: June 28, 1991 (19910628)

INTL CLASS: [5] G02F-001/1343; G02F-001/133; G02F-001/136

JAPIO CLASS: 29.2 (PRECISION INSTRUMENTS -- Optical Equipment)

JAPIO KEYWORD: R011 (LIQUID CRYSTALS)

JOURNAL: Section: P, Section No. 1542, Vol. 17, No. 265, Pg. 129, May
 24, 1993 (19930524)

ABSTRACT

PURPOSE: To easily and surely check a defect by providing a signal line for check connected to the other end of a data signal line and checking a data signal line driving circuit and the data signal line based on the output from a video signal line.

CONSTITUTION: Two signal lines 4 for data check to which data signal lines X are alternately connected are formed on the terminal side of data signal lines X from a data signal line driving circuit 2 to a picture element part 1, and data check signal input terminals S are provided in their end parts.

Two signal lines 5 for scanning check to which scanning signal lines Y are alternately connected are formed on the terminal side of scanning signal lines Y from a scanning signal line driving circuit 3 to the picture element part 1, and scanning check signal output terminals G are provided in their end parts. In this case, check is performed through signal lines 4 for data check and signal lines 5 for scanning check in the terminals of data signal lines X and scanning signal lines Y, and these signal lines 4 and 5 are removed after the end of check.

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

第2792634号

(45) 発行日 平成10年(1998) 9月3日

(24) 登録日 平成10年(1998) 6月19日

(51) Int.Cl.⁸
G 0 2 F 1/13 1 0 1
1/1343
1/136 5 0 0
G 0 9 F 9/30

F I
G 0 2 F 1/13 1 0 1
1/1343
1/136 5 0 0
G 0 9 F 9/30 C

請求項の数3 (全 11 頁)

(21) 出願番号 特願平3-159163
(22) 出願日 平成3年(1991) 6月28日
(65) 公開番号 特開平5-5897
(43) 公開日 平成5年(1993) 1月14日
審査請求日 平成7年(1995) 2月3日

(73) 特許権者 000005049
シャープ株式会社
大阪府大阪市阿倍野区長池町22番22号
(72) 発明者 山下 俊弘
大阪市阿倍野区長池町22番22号 シャー
プ株式会社内
(72) 発明者 松島 康浩
大阪市阿倍野区長池町22番22号 シャー
プ株式会社内
(72) 発明者 島田 尚幸
大阪市阿倍野区長池町22番22号 シャー
プ株式会社内
(74) 代理人 弁理士 山本 秀策
審査官 宮本 昭彦

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス基板の検査方法

(57) 【特許請求の範囲】

【請求項1】マトリクス状に配列された画素部と、該画素部に接続された縦横に延伸する複数の走査信号線及びデータ信号線と、該データ信号線のそれぞれの一端がスイッチを介して1本以上のビデオ信号線に接続され、該ビデオ信号線の各入力端子から入力されたビデオ信号を該スイッチを切り替えて各データ信号線に送るデータ信号線駆動回路とを有するアクティブマトリクス基板の検査方法であって、
 n ($n \geq 2$) 本のデータ側検査用信号線を設け、それぞれを該データ信号線の他端に ($n-1$) 本おきに接続し、
各データ側検査用信号線に検査信号を入力すると共に該データ信号線駆動回路を動作させ、その際に該ビデオ信号線の各入力端子から出力される信号波形をモニタする

ことによって、該データ信号線駆動回路及び該データ信号線の検査を行うアクティブマトリクス基板の検査方法。

【請求項2】マトリクス状に配列された画素部と、該画素部に接続された縦横に延伸する複数の走査信号線及びデータ信号線と、 n ($n \geq 2$) 本のビデオ信号線と、該ビデオ信号線のそれぞれが該データ信号線の一端に ($n-1$) 本おきにスイッチを介して接続され、各ビデオ信号線の入力端子から入力されたビデオ信号を該スイッチを切り替えて各データ信号線に送るデータ信号線駆動回路とを有するアクティブマトリクス基板の検査方法であって、

1本以上のデータ側検査用信号線を該データ信号線の他端に接続して設け、
該データ側検査用信号線に検査信号を入力すると共に該

データ信号線駆動回路を動作させ、その際に該ビデオ信号線の各入力端子から出力される信号波形をモニタすることによって、該データ信号線駆動回路及び該データ信号線の検査を行うアクティブマトリクス基板の検査方法。

【請求項3】マトリクス状に配列された画素部と、該画素部に接続された縦横に延伸する複数の走査信号線及びデータ信号線と、該走査信号線のそれぞれの一端が接続され各走査信号線に走査信号を出力する走査信号線駆動回路とを有するアクティブマトリクス基板の検査方法であって、

n ($n \geq 2$) 本の走査側検査用信号線を設け、それぞれを該走査信号線の他端に ($n-1$) 本おきに接続し、該走査信号線駆動回路を動作させた際に各走査側検査用信号線の出力端子から出力される信号波形をモニタすることによって、該走査信号線駆動回路及び該走査信号線の検査を行うアクティブマトリクス基板の検査方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、液晶表示装置等における駆動回路を内蔵したアクティブマトリクス基板の検査方法に関する。

【0002】

【従来の技術】近年小型高精度化が著しい液晶表示装置のアクティブマトリクス基板は、画素部のTFT (Thin Film Transistor、薄膜トランジスタ) と共に、走査信号線駆動回路やデータ信号線駆動回路を同一基板上に形成する場合がある。このように駆動回路をアクティブマトリクス基板に内蔵することの利点としては、駆動用ICを外付け実装するよりも低コスト化が図れること、外付け実装では不可能な微細ピッチへの対応が可能であること、及びパネルモジュールサイズをより小型化できること等が挙げられる。そして、これらの特徴を活かして1インチ程度の大きさの駆動回路をアクティブマトリクス基板に内蔵した液晶表示装置がビューファインダ用として既に商品化されている。

【0003】一般に、アクティブマトリクス基板に内蔵される駆動回路は、例えばNTSC方式の場合であれば走査側で15、75kHz、データ側で数MHzの高速動作を行う必要があるため、回路を構成するTFTにはアモルファスシリコンより移動度が大きいポリシリコンが使用される。図21はポリシリコンTFTを用いた従来の液晶表示装置の構成図であり、11は画素部、12はデータ信号線駆動回路、13は走査信号線駆動回路、11bは対向電極と接続する共通線、12aはビデオ信号線、12bはアナログスイッチ、12cはシフトレジスタを表している。

【0004】このようなアクティブマトリクス基板の製造方法の一例を以下に示す。まず石英ガラス基板上に膜厚1000オングストローム程度のポリシリコン薄膜を

低圧CVD法により全面に形成する。次にこのポリシリコン薄膜にSiのイオン注入を行いアモルファス化し、窒素雰囲気中において600℃程度の温度で、例えば100時間程度の熱処理を行うことにより固相成長させポリシリコン薄膜を得る。次にこのポリシリコン薄膜をパターニングしてTFTチャンネル層及び付加蓄積容量の下部電極を形成する。この下部電極にはPイオンを注入して低抵抗化する。その後、約850℃程度の温度で膜厚1000オングストローム程度のゲート絶縁膜SiO₂を低圧CVD法により形成する。そして、さらに膜厚5000オングストローム程度のポリシリコン膜を低圧CVD法で全面に形成し、850℃程度の温度でN⁺ポリシリコンを堆積後拡散を行ってポリシリコン膜を低抵抗化した後、パターニングしてゲート電極、走査信号線、付加蓄積容量の上部電極及びその配線を形成する。次にPイオンを注入してN⁺のソース・ドレイン領域を形成後、常圧CVDでSiO₂層間絶縁膜を7000オングストロームに堆積し、コンタクトホールを形成して、スパッタ法によりAlを堆積しパターニングしてデータ信号線を形成する。その後、SiO₂絶縁膜をプラズマCVD法で全面に堆積後、画素電極とTFTのドレインとのコンタクトのためのスルーホールを形成する。画素電極はITOをスパッタ法により1000オングストロームに堆積し、パターニングを行い形成する。以上の工程に於いて、走査信号線駆動回路やデータ信号線駆動回路等のCMOS周辺回路も同時に形成する。

【0005】上記のようにして製造されるアクティブマトリクス基板は、液晶を介して対向基板と向かい合わせに組み立て液晶表示装置として実際に駆動可能となった後であれば、光学的な検査により不良の検査を容易に行うことができる。しかしながら、この状態でアクティブマトリクス基板が不良であると判断された場合には、もはや不良箇所の修正は小型パネルに於いては非常に困難であり、しかも、対向基板との組み立て工程が全くの無駄となってしまう。従って、アクティブマトリクス基板は、TFT等の形成工程が終わった段階で検査を行い、可能な場合は不良箇所の修正を行った上で対向基板との組み立て工程に送り出せるようにする必要がある。

【0006】そこで、このようなアクティブマトリクス基板を検査するために、従来は、針状プローバを接触させて直接各信号線間の導通状態を調べたりすることによる検査方法が実施されていた。また、非接触で検査を行う方法や、基板上に検査時のみ接続される検査回路を設けて検査する方法も用いられていた。このような検査方法の例としては、特開昭57-38498号や特開昭60-2989号が挙げられる。

【0007】

【発明が解決しようとする課題】ところが、従来からの針状プローバを接触させて検査を行う方法では、小型高精度化されたアクティブマトリクス基板の各画素部が微

細なために、検査によって画素を疵付けたり新たな断線が発生させるおそれが増大するという問題が発生していた。また、非接触による方法の場合も、検査箇所が微細でしかも膨大な数になるため、これらを全て高速かつ確実に検査を行うことは必ずしも容易ではないという問題が発生していた。さらに、基板上に検査回路を設ける方法では、接続のためのトランジスタ等の欠陥によって検査回路自体が不良となる可能性があり、確実な検査を行うことができないという問題があった。

【0008】本発明は、上記事情に鑑み、容易かつ確実な検査を行うことができるアクティブマトリクス基板の検査方法を提供することを目的としている。

【0009】

【課題を解決するための手段】本発明の検査方法は、マトリクス状に配列された画素部と、該画素部に接続された縦横に延伸する複数の走査信号線及びデータ信号線と、該データ信号線のそれぞれの一端がスイッチを介して1本以上のビデオ信号線に接続され、該ビデオ信号線の各入力端子から入力されたビデオ信号を該スイッチを切り替えて各データ信号線に送るデータ信号線駆動回路とを有するアクティブマトリクス基板の検査方法であって、 n ($n \geq 2$) 本のデータ側検査用信号線を設け、それぞれを該データ信号線の他端に ($n-1$) 本おきに接続し、各データ側検査用信号線に検査信号を入力すると共に該データ信号線駆動回路を動作させ、その際に該ビデオ信号線の各入力端子から出力される信号波形をモニタすることによって、該データ信号線駆動回路及び該データ信号線の検査を行っており、そのことにより上記目的が達成される。また、本発明の検査方法は、マトリクス状に配列された画素部と、該画素部に接続された縦横に延伸する複数の走査信号線及びデータ信号線と、 n ($n \geq 2$) 本のビデオ信号線と、該ビデオ信号線のそれぞれが該データ信号線の一端に ($n-1$) 本おきにスイッチを介して接続され、各ビデオ信号線の入力端子から入力されたビデオ信号を該スイッチを切り替えて各データ信号線に送るデータ信号線駆動回路とを有するアクティブマトリクス基板の検査方法であって、1本以上のデータ側検査用信号線を該データ信号線の他端に接続して設け、該データ側検査用信号線に検査信号を入力すると共に該データ信号線駆動回路を動作させ、その際に該ビデオ信号線の各入力端子から出力される信号波形をモニタすることによって、該データ信号線駆動回路及び該データ信号線の検査を行っており、そのことにより上記目的が達成される。

【0010】前記検査用信号線は、前記データ信号線に共通に設けることもできる。

【0011】

【0012】前記検査用信号線は、検査終了後に除去するのが好ましい。

【0013】また、本発明の検査方法は、マトリクス状

に配列された画素部と、該画素部に接続された縦横に延伸する複数の走査信号線及びデータ信号線と、該走査信号線のそれぞれの一端が接続され各走査信号線に走査信号を出力する走査信号線駆動回路とを有するアクティブマトリクス基板の検査方法であって、 n ($n \geq 2$) 本の走査側検査用信号線を設け、それぞれを該走査信号線の他端に ($n-1$) 本おきに接続し、該走査信号線駆動回路を動作させた際に各走査側検査用信号線の出力端子から出力される信号波形をモニタすることによって、該走査信号線駆動回路及び該走査信号線の検査を行っており、そのことにより上記目的が達成される。

【0014】

【0015】

【0016】前記検査用信号線は、検査終了後に除去するのが好ましい。

【0017】

【作用】本発明では、データ信号線の検査に際し、例えば、ビデオ信号線が1本の場合には、 n ($n \geq 2$) 本のデータ側検査用信号線を設け、それぞれをデータ信号線の他端に ($n-1$) 本おきに接続する。検査時には、各データ側検査用信号線に検査信号を入力すると共にデータ信号線駆動回路を動作させ、その際にビデオ信号線の入力端子から出力される信号波形をモニタすることによって、データ信号線駆動回路及びデータ信号線の検査を行う。隣接するデータ信号線同士で、互いに異なる検査用回路を構成して、各データ側検査用信号線から検査信号を入力するので、これらを相互に区別してデータ信号線の検査を行うことが可能となり、検査の信頼性が向上する。また、ビデオ信号線が複数本形成される場合には、例えば、データ信号線に共通に接続する1本の検査用信号線形成する。検査時には、データ側検査用信号線に検査信号を入力すると共にデータ信号線駆動回路を動作させ、その際に複数本のビデオ信号線の各入力端子から出力される信号波形をモニタすることによって、データ信号線駆動回路及びデータ信号線の検査を行う。しかも、隣接するデータ信号線同士で、互いに異なる検査用回路を構成して、データ側検査用信号線から入力される検査信号を互いに異なるビデオ信号線の入力端子から出力させるので、これらを相互に区別してデータ信号線の検査を行うことが可能となり、検査の信頼性が向上する。また、走査信号線の検査に際し、 n ($n \geq 2$) 本の走査側検査用信号線を設け、それぞれを走査信号線の他端に ($n-1$) 本おきに接続する。検査時には、走査信号線駆動回路を動作させた際に各走査側検査用信号線の出力端子から出力される信号波形をモニタすることによって、走査信号線駆動回路及び走査信号線の検査を行う。隣接する走査信号線同士で、互いに異なる検査用回路を構成して、走査信号を各走査側検査用信号線に出力させるので、これらを相互に区別して走査信号線の検査を行うことが可能となり、検査の信頼性が向上する。検

査用信号線は、データ信号線や走査信号線と同様にポリシリコン膜やA1膜をパターニングして形成することができる。本発明では、例えば、データ信号線の検査に際し、ビデオ信号線が複数本形成される場合にはデータ信号線に共通に接続する1本の検査用信号線が形成され、ビデオ信号線が1本の場合にはデータ信号線を1本おきにそれぞれ共通に接続する2本の検査用信号線が形成される。また、走査信号線の検査に際し、走査信号線を1本おきにそれぞれ共通に接続する2本の検査用信号線が形成される。

【0018】データ信号線の検査時には、データ信号線駆動回路を駆動させる。そして、検査用信号線に検査信号を送り、そのときのビデオ信号線からの出力に基づいてデータ信号線駆動回路とデータ信号線の検査を行う。即ち、データ信号線駆動回路が所定のタイミングでアナログスイッチをON/OFFして各データ信号線とビデオ信号線とを順次接続するため、ビデオ信号線には検査信号に応じた信号が出力される。しかし、データ信号線駆動回路が正常にアナログスイッチを動作させることができなかったり、データ信号線に断線やリークが発生していた場合には、このビデオ信号線に出力される信号にも異常が現れ、これによってアクティブマトリクス基板の不良を発見することができる。しかも、データ信号線に交互に接続された複数のビデオ信号線又は1本おきにデータ信号線に接続された2本の検査用信号線によって、隣接するデータ信号線同士では、互いに検査信号が異なる経路となるため、これらを相互に区別して出力信号の異常や欠陥箇所を容易に検出することができるようになる。

【0019】また、走査信号線の検査時には、走査信号線駆動回路が動作して各走査信号線に順に走査信号が送られることにより、この走査信号線の端末に接続された検査用信号線からも走査信号が順に出力される。しかし、走査信号線駆動回路が正常に走査信号を発しなかったり、走査信号線に断線やリークが発生していた場合には、検査用信号線の出力にも異常が現れ、これによってアクティブマトリクス基板の不良を発見することができる。しかも、走査信号線に1本おきにそれぞれ共通に接続する2本の検査用信号線により、隣接する走査信号線上の走査信号は互いに異なる検査用信号線に出力されるので、これらを相互に区別して出力信号の異常や欠陥箇所を容易に検出することができるようになる。

【0020】上記検査の終了後には、例えば対向基板を組み立てた後の機械的な分断工程において、データ信号線や走査信号線と接続される検査用信号線が除去される。従って、検査時には1本又は2本の検査用信号線によって多数のデータ信号線や走査信号線を容易に一括して検査することができるが、検査終了後は、これらのデータ信号線や走査信号線を確実に分離することができる。

【0021】

【実施例】本発明を実施例について以下に説明する。

【0022】本実施例の検査対象となるアクティブマトリクス基板は、図1に示すように、画素部1と、この画素部1と共に基板上に形成されたデータ信号線駆動回路2及び走査信号線駆動回路3とを備えている。画素部1には、液晶の各画素1aを構成する多数の画素電極と、これら各画素電極を制御する多数のTFT1bとが形成されている。そして、これら多数のTFT1bは、縦横に交差して形成された多数のデータ信号線Xと走査信号線Yとの交差部にマトリクス状に接続されている。また、画素部1には、各画素1aごとに付加容量1cを設けるための対向電極との共通線1dが形成されている。

【0023】データ信号線駆動回路2は、画素部1の各データ信号線Xと1本のビデオ信号線2aとを所定のタイミングで順に接続するための回路である。即ち、各データ信号線Xは、それぞれアナログスイッチ2bを介してビデオ信号線2aに接続されている。そして、シフトレジスタ2cの出力信号に基づいてこれらのアナログスイッチ2bが順にONとなり、これによって各データ信号線Xが順にビデオ信号線2aに接続される。ビデオ信号線2aの端部には、ビデオ信号入力端子Qが設けられている。

【0024】走査信号線駆動回路3は、各走査信号線Yに走査信号を出力するための回路である。即ち、シフトレジスタによって構成される走査信号線駆動回路3の各出力がそれぞれ各走査信号線Yに接続され、これによって各走査信号線Yに順に走査信号が出力されることになる。走査信号線Yに走査信号が出力されると、画素部1上のこの走査信号線Yに接続された各TFT1bがONとなり、その画素1aの画素電極とデータ信号線Xとを接続する。従って、走査信号線駆動回路3によって各走査信号線Yが順に選択され、この間に上記データ信号線駆動回路2がビデオ信号線2aから各データ信号線にビデオ信号を送ることにより、液晶表示装置のアクティブ表示動作が行われる。

【0025】上記データ信号線駆動回路2から画素部1に至るデータ信号線Xの端末側には、それぞれ各データ信号線Xを1本おきに接続する2本のデータ側検査用信号線4が形成される。そして、これらのデータ側検査用信号線4の端部には、それぞれデータ側検査信号入力端子Sが設けられている。また、走査信号線駆動回路3から画素部1に至る走査信号線Yの端末側には、それぞれ各走査信号線Yを1本おきに接続する2本の走査側検査用信号線5が形成される。そして、これらの走査側検査用信号線5の端部には、それぞれ走査側検査信号出力端子Gが設けられている。

【0026】走査側の検査を行う場合には、走査信号線駆動回路3を動作させながら走査側検査信号出力端子Gからの出力をモニタする。すると、各走査信号線Yに

は、図2に示すように、順に走査信号が出力される。そして、走査信号線駆動回路3が正常に走査信号を出力し、かつ、走査信号線Yに断線やリーク等が発生していない場合には、2箇所の走査側検査信号出力端子Gにそれぞれ互い違いのパルス状の検査信号が出力される。なお、この場合の走査側検査信号出力端子Gでの出力電圧は極めて微小な電圧となるが、例えば走査信号線駆動回路3からの走査信号の電圧が15Vであるとする、走査側検査信号出力端子Gの出力電圧は約50mV程度(走査信号線が480本の場合)となるので、これを検出することは充分に可能である。

【0027】ところが、例えば走査信号線Y₃が断線していたとすると、図3に示すように、走査側検査信号出力端子G₁の出力パルスに欠けが生じ検査信号が異常となる。また、走査信号線駆動回路3の不良により例えば走査信号線Y₃が常時Hレベルになると、図4に示すように、走査側検査信号出力端子G₁の検査信号も常時Hレベルとなる異常が発生する。

【0028】また、データ側の検査を行う場合には、データ信号線駆動回路2を動作させながらデータ側検査信号入力端子Sから検査信号を入力し、ビデオ信号入力端子Qの出力をモニタする。従って、シフトレジスタ2cの各出力XXには、図5に示すようなパルス信号が出力されて、各データ信号線Xが順にビデオ信号線2aに接続される。また、2本のデータ側検査信号入力端子Sには図示のような互い違いのパルス状の検査信号を入力すると、データ信号線駆動回路2が正常に動作し、かつ、データ信号線Xに断線やリーク等が発生していない場合には、ビデオ信号入力端子Qに図示のようなパルス信号が出力される。ところが、例えばシフトレジスタ2cの3番目の出力XX₃が正常に出力されなかったとすると、出力XX₃により制御されるアナログスイッチ2bがONとならず、図6に示すように、ビデオ信号入力端子Qの出力パルスに欠けが生じる異常が現れる。

【0029】以上のようにして、走査側とデータ側の検査を行い不良が発見された場合には、可能であればレーザ等による修正が行われる。また、良品とされたものについては、液晶を介して対向電極を向かい合わせに組み付けられて液晶表示装置となる。そして、さらに分断工程において、上記アクティブマトリクス基板上のデータ側検査用信号線4と走査側検査用信号線5とが分断除去され、それぞれ各データ信号線X及び走査信号線が分離される。

【0030】この結果、走査側の検査の場合には、2箇所の走査側検査信号出力端子Gの出力信号をモニタし、データ側の検査の場合には、2箇所のデータ側検査信号入力端子Sから検査信号を入力すると共に、1箇所のビデオ信号入力端子Qの出力信号をモニタするだけで、アクティブマトリクス基板の不良を容易に検査することができる。

【0031】図7乃至図9に本発明の第2の実施例を示す。この実施例は、図7に示すように、ビデオ信号線2aが2本設けられたアクティブマトリクス基板に対して行われるものである。

【0032】この実施例では、各データ信号線Xが1本のデータ側検査用信号線4に共通に接続されている。そして、データ信号線駆動回路2を動作させながら、データ側検査信号入力端子Sに1種類の検査信号を入力し、2本のビデオ信号線2aの各ビデオ信号入力端子Qからの出力をモニタする。即ち、図8に示すように、シフトレジスタ2cの各出力XXから順次パルス信号を出力させると共に、データ側検査信号入力端子Sにパルス状の検査信号を入力すると、データ信号線駆動回路2が正常に動作し、かつ、データ信号線Xに断線やリーク等が発生していない場合には、2つのビデオ信号入力端子Qに図示のようなパルス信号が出力される。ところが、例えばシフトレジスタ2cの3番目の出力XX₃が正常に出力されなかったり、当該アナログスイッチ2bがONしなかったり、又はデータ信号線X₃に断線が発生していた場合には、図9に示すように、一方のビデオ信号入力端子Q₁の出力パルスに欠けが生じる異常が現れる。

【0033】従って、この実施例の場合には、ビデオ信号線2aが2本あるため、データ側検査用信号線4を1本にまとめても、隣接するデータ信号線X同士を確実に区別して検査することが可能となる。なお、走査側の検査については第1実施例の場合と同様に行うことができ、以下の実施例でも同じである。

【0034】図10乃至図12に本発明の第3の実施例を示す。ここでも、図10に示すように、ビデオ信号線2aが2本設けられたアクティブマトリクス基板について説明する。

【0035】この実施例では、各データ信号線Xが、第1実施例の場合と同様に、1本おきに2本のデータ側検査用信号線4にそれぞれ共通に接続されている。そして、データ信号線駆動回路2を動作させながら、2つのデータ側検査信号入力端子Sに図11に示すようなパルス信号をそれぞれ入力すると、データ信号線駆動回路2が正常に動作し、かつ、データ信号線Xに断線やリーク等が発生していない場合には、2つのビデオ信号入力端子Qに図示のような互いに反転したパルス信号が出力される。ところが、例えばシフトレジスタ2cの3番目の出力XX₃が正常に出力されなかったり、当該アナログスイッチ2bがONしなかったり、又はデータ信号線X₃に断線が発生していた場合には、図12に示すように、一方のビデオ信号入力端子Q₁の出力パルスに欠けが生じる異常が現れる。

【0036】従って、この実施例の場合にも、隣接するデータ信号線X同士を確実に区別して検査することが可能となる。

【0037】図13乃至図16に本発明の第4の実施例

を示す。ここでは、図13に示すように、ビデオ信号線2aが3本設けられたアクティブマトリクス基板について説明する。

【0038】この実施例では、各データ信号線Xが、第2実施例の場合と同様に、1本のデータ側検査用信号線4に共通に接続されている。そして、データ信号線駆動回路2を動作させながら、データ側検査信号入力端子Sに図14に示すようなパルス信号を入力すると、データ信号線駆動回路2が正常に動作し、かつ、データ信号線Xに断線やリーク等が発生していない場合には、3つのビデオ信号入力端子Qに図示のようなパルス信号がそれぞれ出力される。ところが、例えばシフトレジスタ2cの4番目の出力XX₄が正常に出力されなかったり、当該アナログスイッチ2bがONしなかったり、又はデータ信号線X₄に断線が発生していた場合には、図15に示すように、ビデオ信号入力端子Q₁の出力パルスに欠けが生じる異常が現れる。また、シフトレジスタ2cの出力XXが常にHレベルとなったり、4番目のアナログスイッチ2bが常時ONとなった場合には、図16に示すように、ビデオ信号入力端子Q₁の出力パルスが検査信号と同じになるという異常が現れる。

【0039】従って、この実施例の場合にも、隣接するデータ信号線X同士を確実に区別して検査することが可能となる。

【0040】図17乃至図20に本発明の第5実施例を示す。ここでも、図17に示すように、ビデオ信号線2aが3本設けられたアクティブマトリクス基板について説明する。

【0041】この実施例では、各データ信号線Xが、第1実施例等の場合と同様に、1本おきに2本のデータ側検査用信号線4にそれぞれ共通に接続されている。そして、データ信号線駆動回路2を動作させながら、2つのデータ側検査信号入力端子Sに図18に示すような互いに反転したパルス信号をそれぞれ入力すると、データ信号線駆動回路2が正常に動作し、かつ、データ信号線Xに断線やリーク等が発生していない場合には、3つのビデオ信号入力端子Qに図示のようなパルス信号が出力される。ところが、例えばシフトレジスタ2cの4番目の出力XX₄が正常に出力されなかったり、当該アナログスイッチ2bがONしなかったり、又はデータ信号線X₄に断線が発生していた場合には、図19に示すように、ビデオ信号入力端子Q₁の出力パルスに欠けが生じる異常が現れる。また、シフトレジスタ2cの出力XXが常にHレベルとなったり、4番目のアナログスイッチ2bが常時ONとなった場合には、図20に示すように、ビデオ信号入力端子Q₁の出力パルスがデータ側検査信号入力端子S₁に輸入される検査信号と同じになるという異常が現れる。

【0042】従って、この実施例の場合にも、隣接するデータ信号線X同士を確実に区別して検査することが可

能となる。

【0043】

【発明の効果】以上の説明から明らかなように、本発明のアクティブマトリクス基板の検査方法によれば、検査用信号線を新たに設けるだけで、多数の出力を有するデータ信号線駆動回路や走査信号線駆動回路及び多数のデータ信号線や走査信号線等の欠陥を容易かつ確実に検査することができるようになる。加えて、隣接するデータ信号線同士又は走査信号線同士で、互いに異なる検査用回路を構成して、これらを相互に区別して各信号線の検査を行うことができるので、検査の信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1実施例を示すものであって、アクティブマトリクス基板のブロック図である。

【図2】本発明の第1実施例を示すものであって、検査時に走査信号線駆動回路から走査信号線に出力される走査信号と検査用信号線の出力信号を示すタイムチャートである。

【図3】本発明の第1実施例を示すものであって、図2における走査信号線断線時の検査用信号線の出力信号を示すタイムチャートである。

【図4】本発明の第1実施例を示すものであって、図2における不良時の検査用信号線の出力信号を示すタイムチャートである。

【図5】本発明の第1実施例を示すものであって、検査時にデータ信号線駆動回路からアナログスイッチに出力される信号と検査用信号線に送られる検査信号とビデオ信号線からの出力信号を示すタイムチャートである。

【図6】本発明の第1実施例を示すものであって、図5における不良時のビデオ信号線からの出力信号を示すタイムチャートである。

【図7】本発明の第2実施例を示すものであって、アクティブマトリクス基板のブロック図である。

【図8】本発明の第2実施例を示すものであって、検査時にデータ信号線駆動回路からアナログスイッチに出力される信号と検査用信号線に送られる検査信号とビデオ信号線からの出力信号を示すタイムチャートである。

【図9】本発明の第2実施例を示すものであって、図8における不良時のビデオ信号線からの出力信号を示すタイムチャートである。

【図10】本発明の第3実施例を示すものであって、アクティブマトリクス基板のブロック図である。

【図11】本発明の第3実施例を示すものであって、検査時にデータ信号線駆動回路からアナログスイッチに出力される信号と検査用信号線に送られる検査信号とビデオ信号線からの出力信号を示すタイムチャートである。

【図12】本発明の第3実施例を示すものであって、図11における不良時のビデオ信号線からの出力信号を示すタイムチャートである。

【図13】本発明の第4実施例を示すものであって、アクティブマトリクス基板のブロック図である。

【図14】本発明の第4実施例を示すものであって、検査時にデータ信号線駆動回路からアナログスイッチに出力される信号と検査用信号線に送られる検査信号とビデオ信号線からの出力信号を示すタイムチャートである。

【図15】本発明の第4実施例を示すものであって、図14における不良時のビデオ信号線からの出力信号を示すタイムチャートである。

【図16】本発明の第4実施例を示すものであって、図14における他の不良時のビデオ信号線からの出力信号を示すタイムチャートである。

【図17】本発明の第5実施例を示すものであって、アクティブマトリクス基板のブロック図である。

【図18】本発明の第5実施例を示すものであって、検査時にデータ信号線駆動回路からアナログスイッチに出力される信号と検査用信号線に送られる検査信号とビデオ

信号線からの出力信号を示すタイムチャートである。

【図19】本発明の第5実施例を示すものであって、図18における不良時のビデオ信号線からの出力信号を示すタイムチャートである。

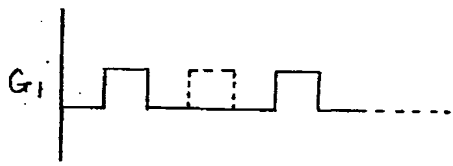
【図20】本発明の第5実施例を示すものであって、図18における他の不良時のビデオ信号線からの出力信号を示すタイムチャートである。

【図21】従来例を示すものであって、アクティブマトリクス基板のブロック図である。

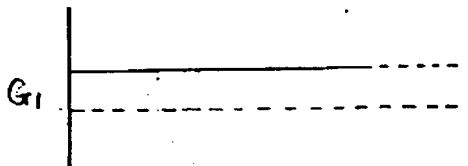
【符号の説明】

- 1 画素部
- 2 データ信号線駆動回路
- 3 走査信号線駆動回路
- 4 データ側検査用信号線
- 5 走査側検査用信号線
- X データ信号線
- Y 走査信号線

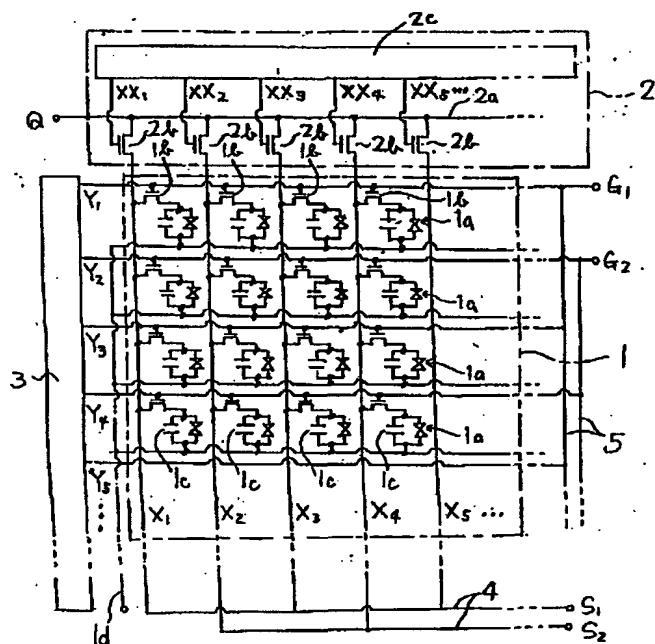
【図3】



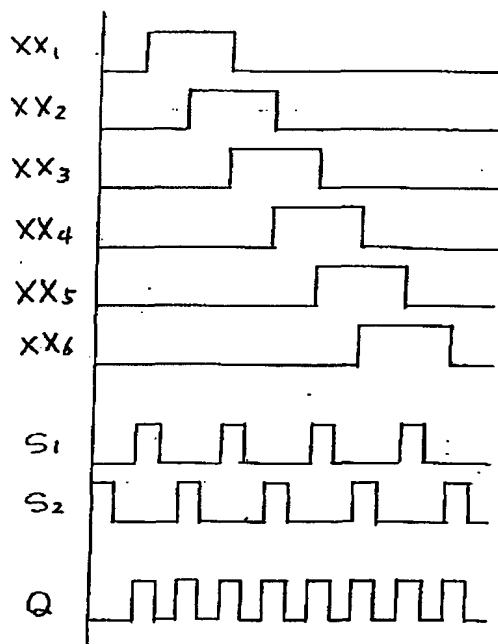
【図4】



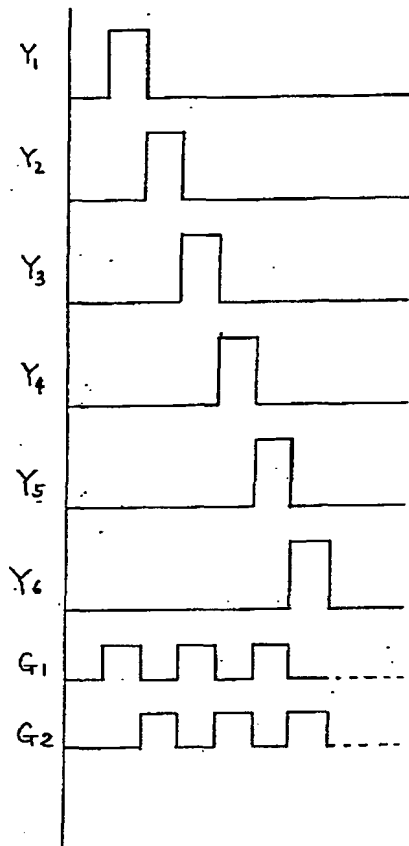
【図1】



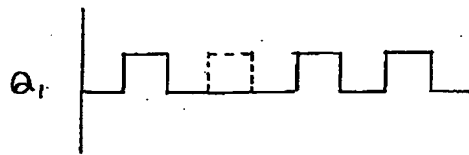
【図5】



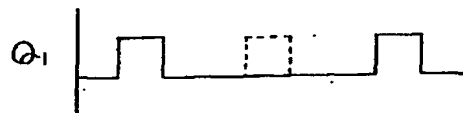
【図2】



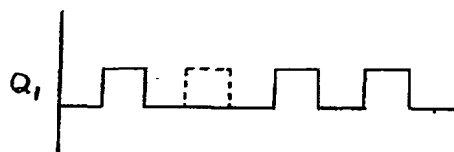
【図9】



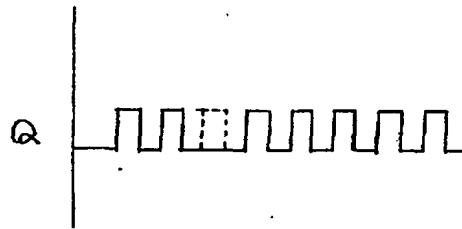
【図19】



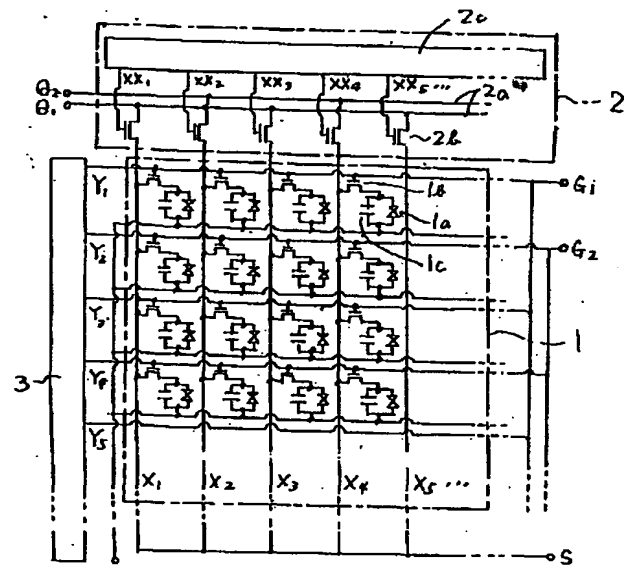
【図12】



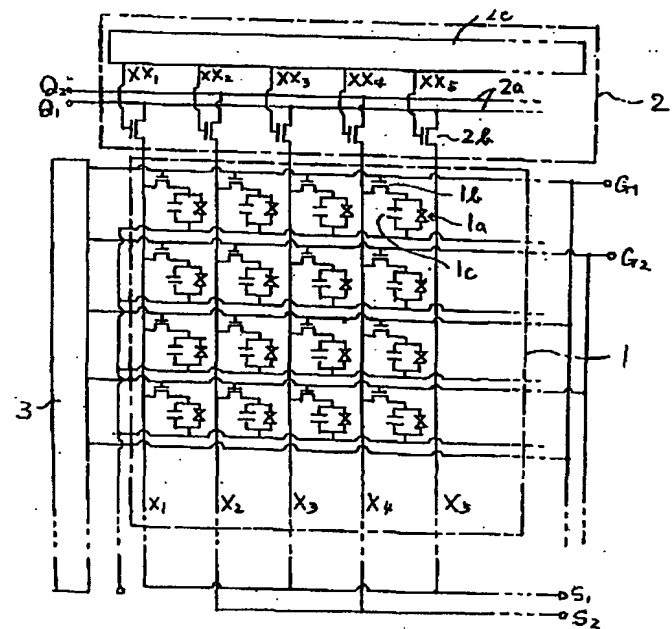
【図6】



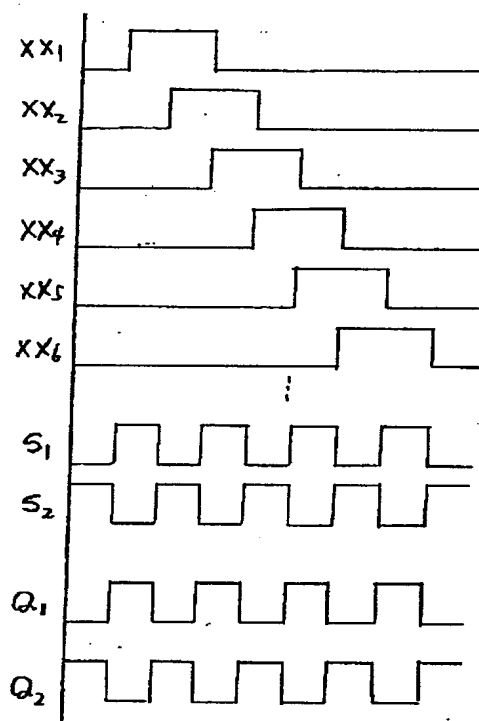
【図7】



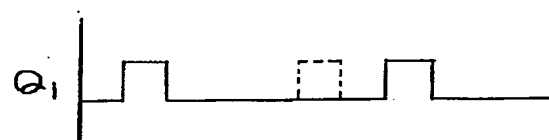
【図10】



【図 1 1】



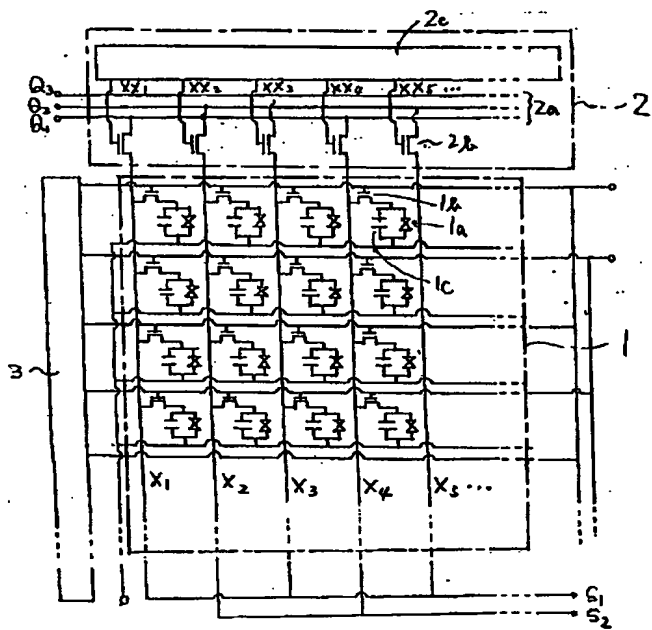
【图 15】



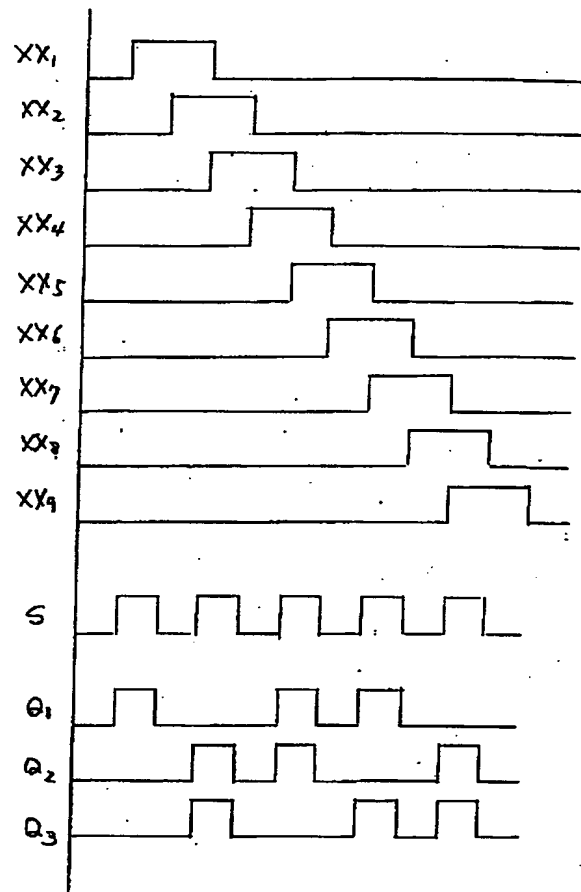
A timing diagram for signal Q1. The signal is a square wave that starts at a low level, transitions to high, and then alternates between high and low states. There are four complete high-to-low and low-to-high transitions shown, resulting in five high pulses and four low pulses. The signal returns to the low state at the end of the sequence.

A timing diagram for signal Q1. The signal is a square wave that transitions from a low state to a high state at the rising edge of the clock signal, and returns to a low state at the falling edge of the clock signal. This behavior is characteristic of a D flip-flop in a master-slave configuration.

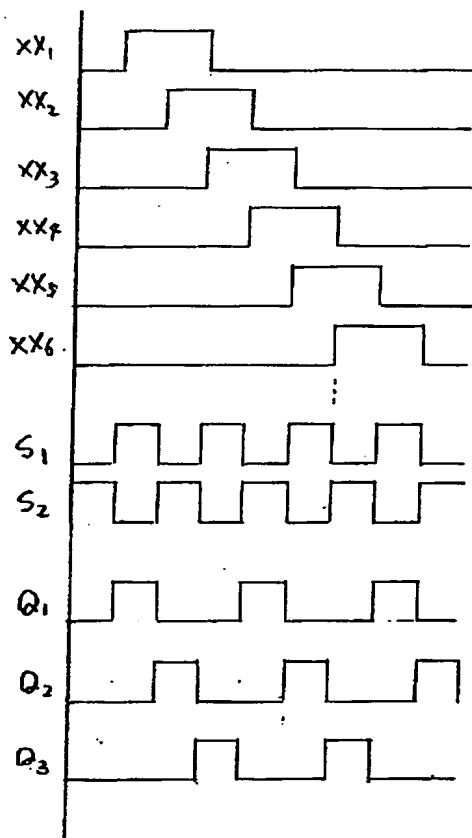
【図17】



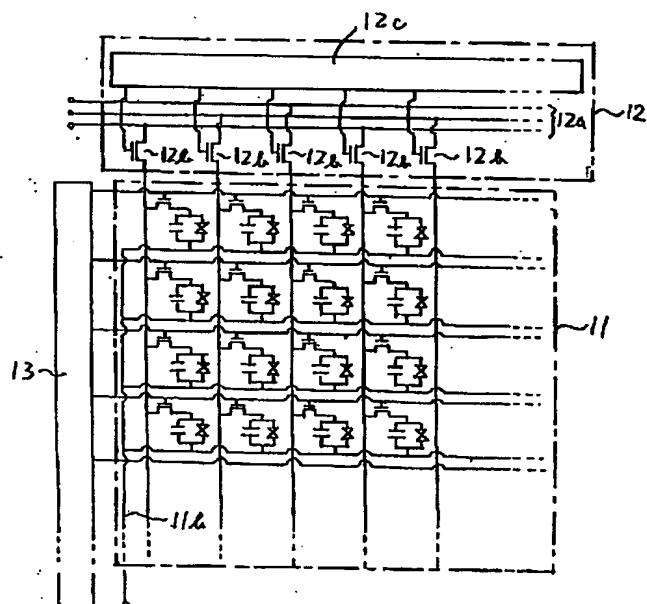
【図14】



【図18】



【図21】



フロントページの続き

(72)発明者 ▲高▼藤 裕

大阪市阿倍野区長池町22番22号 シャー
プ株式会社内

(58)調査した分野(Int. Cl. 6, DB名)

G02F 1/13 101

G02F 1/133

G02F 1/1343

G02F 1/136

G09F 9/00 - 9/46

G09G 3/18

G09G 3/36

(56)参考文献 特開 昭63-52121 (JP, A)

特開 昭63-246727 (JP, A)

特開 平3-20782 (JP, A)

特開 平3-18891 (JP, A)